

# INTERNATIONAL STANDARD

## NORME INTERNATIONALE

**Test methods for electrical materials, printed boards and other interconnection structures and assemblies –**

**Part 3-719: Test methods for interconnection structures (printed boards) –  
Monitoring of single plated-through hole (PTH) resistance change during  
temperature cycling**

**Méthodes d'essai pour les matériaux électriques, les cartes imprimées et autres  
structures d'interconnexion et ensembles –**

**Partie 3-719: Méthodes d'essai pour les structures d'interconnexion (cartes  
imprimées) – Contrôles de la variation de résistance des trous métallisés  
uniques (PTH) au cours des cycles de températures**



## THIS PUBLICATION IS COPYRIGHT PROTECTED

Copyright © 2016 IEC, Geneva, Switzerland

All rights reserved. Unless otherwise specified, no part of this publication may be reproduced or utilized in any form or by any means, electronic or mechanical, including photocopying and microfilm, without permission in writing from either IEC or IEC's member National Committee in the country of the requester. If you have any questions about IEC copyright or have an enquiry about obtaining additional rights to this publication, please contact the address below or your local IEC member National Committee for further information.

Droits de reproduction réservés. Sauf indication contraire, aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de l'IEC ou du Comité national de l'IEC du pays du demandeur. Si vous avez des questions sur le copyright de l'IEC ou si vous désirez obtenir des droits supplémentaires sur cette publication, utilisez les coordonnées ci-après ou contactez le Comité national de l'IEC de votre pays de résidence.

IEC Central Office  
3, rue de Varembe  
CH-1211 Geneva 20  
Switzerland

Tel.: +41 22 919 02 11  
Fax: +41 22 919 03 00  
[info@iec.ch](mailto:info@iec.ch)  
[www.iec.ch](http://www.iec.ch)

### About the IEC

The International Electrotechnical Commission (IEC) is the leading global organization that prepares and publishes International Standards for all electrical, electronic and related technologies.

### About IEC publications

The technical content of IEC publications is kept under constant review by the IEC. Please make sure that you have the latest edition, a corrigenda or an amendment might have been published.

#### IEC Catalogue - [webstore.iec.ch/catalogue](http://webstore.iec.ch/catalogue)

The stand-alone application for consulting the entire bibliographical information on IEC International Standards, Technical Specifications, Technical Reports and other documents. Available for PC, Mac OS, Android Tablets and iPad.

#### IEC publications search - [www.iec.ch/searchpub](http://www.iec.ch/searchpub)

The advanced search enables to find IEC publications by a variety of criteria (reference number, text, technical committee,...). It also gives information on projects, replaced and withdrawn publications.

#### IEC Just Published - [webstore.iec.ch/justpublished](http://webstore.iec.ch/justpublished)

Stay up to date on all new IEC publications. Just Published details all new publications released. Available online and also once a month by email.

#### Electropedia - [www.electropedia.org](http://www.electropedia.org)

The world's leading online dictionary of electronic and electrical terms containing 20 000 terms and definitions in English and French, with equivalent terms in 15 additional languages. Also known as the International Electrotechnical Vocabulary (IEV) online.

#### IEC Glossary - [std.iec.ch/glossary](http://std.iec.ch/glossary)

65 000 electrotechnical terminology entries in English and French extracted from the Terms and Definitions clause of IEC publications issued since 2002. Some entries have been collected from earlier publications of IEC TC 37, 77, 86 and CISPR.

#### IEC Customer Service Centre - [webstore.iec.ch/csc](http://webstore.iec.ch/csc)

If you wish to give us your feedback on this publication or need further assistance, please contact the Customer Service Centre: [csc@iec.ch](mailto:csc@iec.ch).

### A propos de l'IEC

La Commission Electrotechnique Internationale (IEC) est la première organisation mondiale qui élabore et publie des Normes internationales pour tout ce qui a trait à l'électricité, à l'électronique et aux technologies apparentées.

### A propos des publications IEC

Le contenu technique des publications IEC est constamment revu. Veuillez vous assurer que vous possédez l'édition la plus récente, un corrigendum ou amendement peut avoir été publié.

#### Catalogue IEC - [webstore.iec.ch/catalogue](http://webstore.iec.ch/catalogue)

Application autonome pour consulter tous les renseignements bibliographiques sur les Normes internationales, Spécifications techniques, Rapports techniques et autres documents de l'IEC. Disponible pour PC, Mac OS, tablettes Android et iPad.

#### Recherche de publications IEC - [www.iec.ch/searchpub](http://www.iec.ch/searchpub)

La recherche avancée permet de trouver des publications IEC en utilisant différents critères (numéro de référence, texte, comité d'études,...). Elle donne aussi des informations sur les projets et les publications remplacées ou retirées.

#### IEC Just Published - [webstore.iec.ch/justpublished](http://webstore.iec.ch/justpublished)

Restez informé sur les nouvelles publications IEC. Just Published détaille les nouvelles publications parues. Disponible en ligne et aussi une fois par mois par email.

#### Electropedia - [www.electropedia.org](http://www.electropedia.org)

Le premier dictionnaire en ligne de termes électroniques et électriques. Il contient 20 000 termes et définitions en anglais et en français, ainsi que les termes équivalents dans 15 langues additionnelles. Egalement appelé Vocabulaire Electrotechnique International (IEV) en ligne.

#### Glossaire IEC - [std.iec.ch/glossary](http://std.iec.ch/glossary)

65 000 entrées terminologiques électrotechniques, en anglais et en français, extraites des articles Termes et Définitions des publications IEC parues depuis 2002. Plus certaines entrées antérieures extraites des publications des CE 37, 77, 86 et CISPR de l'IEC.

#### Service Clients - [webstore.iec.ch/csc](http://webstore.iec.ch/csc)

Si vous désirez nous donner des commentaires sur cette publication ou si vous avez des questions contactez-nous: [csc@iec.ch](mailto:csc@iec.ch).

# INTERNATIONAL STANDARD

## NORME INTERNATIONALE

**Test methods for electrical materials, printed boards and other interconnection structures and assemblies –**

**Part 3-719: Test methods for interconnection structures (printed boards) –  
Monitoring of single plated-through hole (PTH) resistance change during  
temperature cycling**

**Méthodes d'essai pour les matériaux électriques, les cartes imprimées et autres  
structures d'interconnexion et ensembles –**

**Partie 3-719: Méthodes d'essai pour les structures d'interconnexion (cartes  
imprimées) – Contrôles de la variation de résistance des trous métallisés  
uniques (PTH) au cours des cycles de températures**

INTERNATIONAL  
ELECTROTECHNICAL  
COMMISSION

COMMISSION  
ELECTROTECHNIQUE  
INTERNATIONALE

ICS 31.180

ISBN 978-2-8322-3095-4

**Warning! Make sure that you obtained this publication from an authorized distributor.  
Attention! Veuillez vous assurer que vous avez obtenu cette publication via un distributeur agréé.**

## CONTENTS

|                                                                                       |    |
|---------------------------------------------------------------------------------------|----|
| FOREWORD .....                                                                        | 3  |
| 1 Scope .....                                                                         | 5  |
| 2 Normative references .....                                                          | 5  |
| 3 Terms and definitions .....                                                         | 5  |
| 4 Test specimens .....                                                                | 5  |
| 5 Test apparatus .....                                                                | 6  |
| 5.1 Reflow equipment .....                                                            | 6  |
| 5.2 Temperature cycling chamber .....                                                 | 6  |
| 5.3 Electrical resistance recording .....                                             | 6  |
| 6 Procedure .....                                                                     | 7  |
| 6.1 Preconditioning .....                                                             | 7  |
| 6.2 Temperature cycling test .....                                                    | 8  |
| 7 Report .....                                                                        | 9  |
| 8 Additional information .....                                                        | 10 |
| Bibliography .....                                                                    | 11 |
| Figure 1 – Example photograph of a section of a test coupon for a six-layer PCB ..... | 6  |
| Figure 2 – Principle of online resistance measurement with high currents .....        | 7  |
| Figure 3 – Reflow temperature profile for PCB preconditioning .....                   | 8  |
| Table 1 – Details of the reflow temperature profile for PCB preconditioning .....     | 8  |

IECNORM.COM : Click to view the full PDF of IEC 61189-3-719:2016

## INTERNATIONAL ELECTROTECHNICAL COMMISSION

**TEST METHODS FOR ELECTRICAL MATERIALS, PRINTED BOARDS AND  
OTHER INTERCONNECTION STRUCTURES AND ASSEMBLIES –****Part 3-719: Test methods for interconnection structures  
(printed boards) – Monitoring of single plated-through hole (PTH)  
resistance change during temperature cycling**

## FOREWORD

- 1) The International Electrotechnical Commission (IEC) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, IEC publishes International Standards, Technical Specifications, Technical Reports, Publicly Available Specifications (PAS) and Guides (hereafter referred to as "IEC Publication(s)"). Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
- 2) The formal decisions or agreements of IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested IEC National Committees.
- 3) IEC Publications have the form of recommendations for international use and are accepted by IEC National Committees in that sense. While all reasonable efforts are made to ensure that the technical content of IEC Publications is accurate, IEC cannot be held responsible for the way in which they are used or for any misinterpretation by any end user.
- 4) In order to promote international uniformity, IEC National Committees undertake to apply IEC Publications transparently to the maximum extent possible in their national and regional publications. Any divergence between any IEC Publication and the corresponding national or regional publication shall be clearly indicated in the latter.
- 5) IEC itself does not provide any attestation of conformity. Independent certification bodies provide conformity assessment services and, in some areas, access to IEC marks of conformity. IEC is not responsible for any services carried out by independent certification bodies.
- 6) All users should ensure that they have the latest edition of this publication.
- 7) No liability shall attach to IEC or its directors, employees, servants or agents including individual experts and members of its technical committees and IEC National Committees for any personal injury, property damage or other damage of any nature whatsoever, whether direct or indirect, or for costs (including legal fees) and expenses arising out of the publication, use of, or reliance upon, this IEC Publication or any other IEC Publications.
- 8) Attention is drawn to the Normative references cited in this publication. Use of the referenced publications is indispensable for the correct application of this publication.
- 9) Attention is drawn to the possibility that some of the elements of this IEC Publication may be the subject of patent rights. IEC shall not be held responsible for identifying any or all such patent rights.

International Standard IEC 61189-3-719 has been prepared by IEC technical committee 91: Electronics assembly technology.

The text of this standard is based on the following documents:

| FDIS         | Report on voting |
|--------------|------------------|
| 91/1303/FDIS | 91/1327/RVD      |

Full information on the voting for the approval of this standard can be found in the report on voting indicated in the above table.

This publication has been drafted in accordance with the ISO/IEC Directives, Part 2.

A list of all parts in the IEC 61189 series, published under the general title *Test methods for electrical materials, printed boards and other interconnection structures and assemblies* can be found on the IEC website.

The committee has decided that the contents of this publication will remain unchanged until the stability date indicated on the IEC website under "<http://webstore.iec.ch>" in the data related to the specific publication. At this date, the publication will be

- reconfirmed,
- withdrawn,
- replaced by a revised edition, or
- amended.

IECNORM.COM : Click to view the full PDF of IEC 61189-3-719:2016

# TEST METHODS FOR ELECTRICAL MATERIALS, PRINTED BOARDS AND OTHER INTERCONNECTION STRUCTURES AND ASSEMBLIES –

## Part 3-719: Test methods for interconnection structures (printed boards) – Monitoring of single plated-through hole (PTH) resistance change during temperature cycling

### 1 Scope

This part of IEC 61189 specifies a test method to monitor the resistance of single plated-through holes (PTHs) in printed circuit boards (PCBs) to determine the PTH durability under thermo-mechanical stress induced by temperature cycling.

### 2 Normative references

The following documents, in whole or in part, are normatively referenced in this document and are indispensable for its application. For dated references, only the edition cited applies. For undated references, the latest edition of the referenced document (including any amendments) applies.

IEC 60068-2-14, *Environmental testing – Part 2-14: Tests – Test N: Change of temperature*

IEC 60068-2-58:2015, *Environmental testing – Part 2-58: Tests – Test Td: Test methods for solderability, resistance to dissolution of metallization and to soldering heat of surface mounting devices (SMD)*

IEC 60194, *Printed board design, manufacture and assembly – Terms and definitions*

IPC-2221, *Generic Standard on Printed Board Design*

### 3 Terms and definitions

For the purposes of this document the terms and definitions given in IEC 60194 apply, unless otherwise specified.

### 4 Test specimens

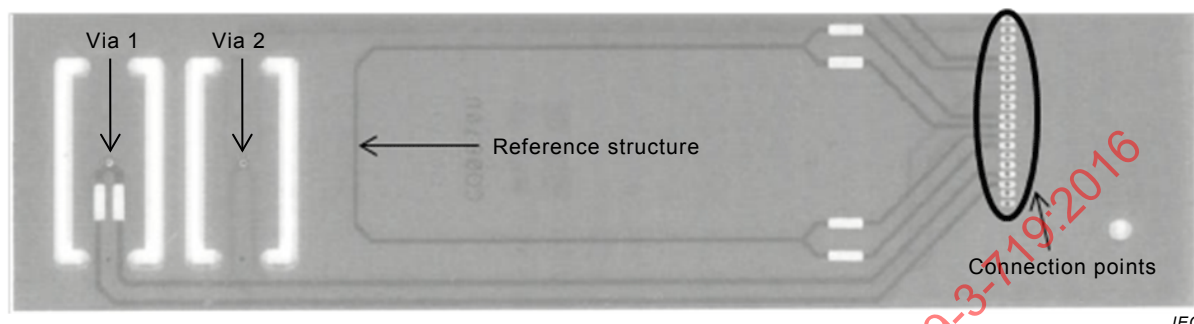
The test panels are coupons of  $N$  layer PCBs (see Figure 1 for an example of a section of a test coupon for a six-layer PCB).

If not described in the relevant specification, one test coupon shall have:

- four single through-holes connecting from the first (top, outer) to the  $N^{\text{th}}$  (bottom, outer) layer (via L1 – via LN) with the corresponding labelling;
- four single through-holes connecting from the second to the third layer (via L2 – via L3) or the ( $N$ 2) to the ( $N$ 1) layers with the corresponding labelling;
- one reference conductive pattern on an outer layer to compensate for possible temperature fluctuations over different temperature cycles and for resistance changes of the conductors by ageing during the test. The length of the reference structure conductive pattern is not relevant, but it is recommended to use a length similar to the length of the conductive patterns connecting the vias to the connection points (see Figure 1) and to

extend the reference structure conductive pattern over the test coupon to ensure that the reference structure is representative for the given test coupon (see Figure 1 for an example).

All structures shall feature connections to enable four wire resistance measurements. The conductive patterns shall have a cross section that is at least two times larger than the cross section in the PTHs to restrict self-heating.



#### Key

From left to right: first via (via 1) is connecting from the top to the bottom layer (via L1 – via L6); the second via (via 2) is connecting between inner layers (here: via L2 – via L3); middle: reference structure; right: connection points for wires connecting the test coupon to the measurement equipment.

**Figure 1 – Example photograph of a section of a test coupon for a six-layer PCB**

## 5 Test apparatus

### 5.1 Reflow equipment

As long as the test conditions are fulfilled, any reflow equipment may be used. The following two methods are preferred:

- a) forced gas convection;
- b) vapour phase.

NOTE 1 Forced gas convection is preferred, including infrared assistance.

NOTE 2 In case of vapour phase soldering, a specific vapour creating liquid is used for each test temperature.

### 5.2 Temperature cycling chamber

The test method uses two separate chambers or one chamber capable of cyclic temperature changes according to IEC 60068-2-14, tests Na or Nb.

### 5.3 Electrical resistance recording

The schematic test setup is illustrated in Figure 2. It consists of a constant direct-current source and a voltmeter. A switch can be used to subsequently measure the voltage drop at different PTHs and reference conductive patterns with the same constant-current source and voltmeter. Voltage measuring at constant current shall be performed after the panels have reached the upper cycling temperature in a temperature cycle by means of four-wire measuring and the resistance shall be calculated by dividing the measured voltage drop with the known constant current.

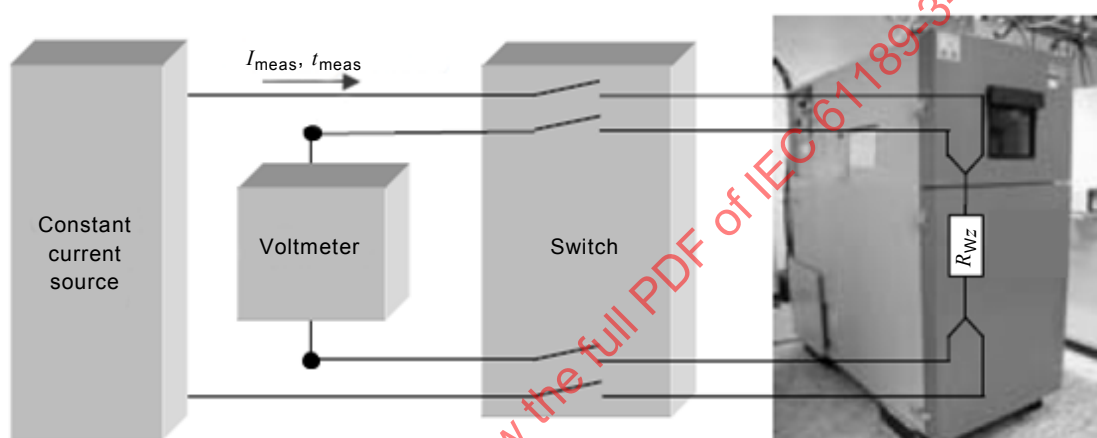
The test current  $I_{\text{meas}}$  to be used shall be calculated as follows: the cross-sectional area of the Cu of a PTH shall be determined. To this cross-sectional area the maximum current-carrying capacity criteria for Cu conductive patterns on inner layers for the maximum temperature increase around a conductor given in the detail specification shall be applied

according to IPC-2221 to determine the test current. As an alternative, the test current can be given in the detail specification. An example of test conditions is given in Clause 8.

To avoid any resistance variations induced by different degrees of self-heating of the PTHs due to variations of the duration of the test current pulse  $t_{\text{meas}}$ , the current shall be applied long enough to establish thermal equilibrium or it should always be applied for the same period of time with a precision better than 5 %. If not given in the relevant detail specification, a test-current pulse duration of 1 s shall be applied.

NOTE Use of an application-relevant test current (as obtained by adopting the maximum current-carrying criterion for the determination of the test current) at the upper temperature of the temperature cycle ensures that self-heating of the PTH, contributing to thermal fatigue, is taken into account in the test.

According to a measurement system analysis, the setup shall have a measurement system capability with a resolution of  $\pm 5 \mu\Omega$ .



IEC

Figure 2 – Principle of online resistance measurement with high currents

## 6 Procedure

### 6.1 Preconditioning

If not detailed within the relevant specification and if the PCBs are intended for use in lead-free soldering, the PCBs shall be preconditioned by subjecting them to three reflow cycles according to the profile shown in Figure 3 and detailed in Table 1 (the minimum upper limit is specified in IEC 60068-2-58:2015, Table 7). Other preconditioning cases shall be given in the relevant specification. The temperature shall be measured on the PCB surface. This preconditioning is intended to represent the heat impact on a PCB during reflow and possibly subsequent selective soldering processes.

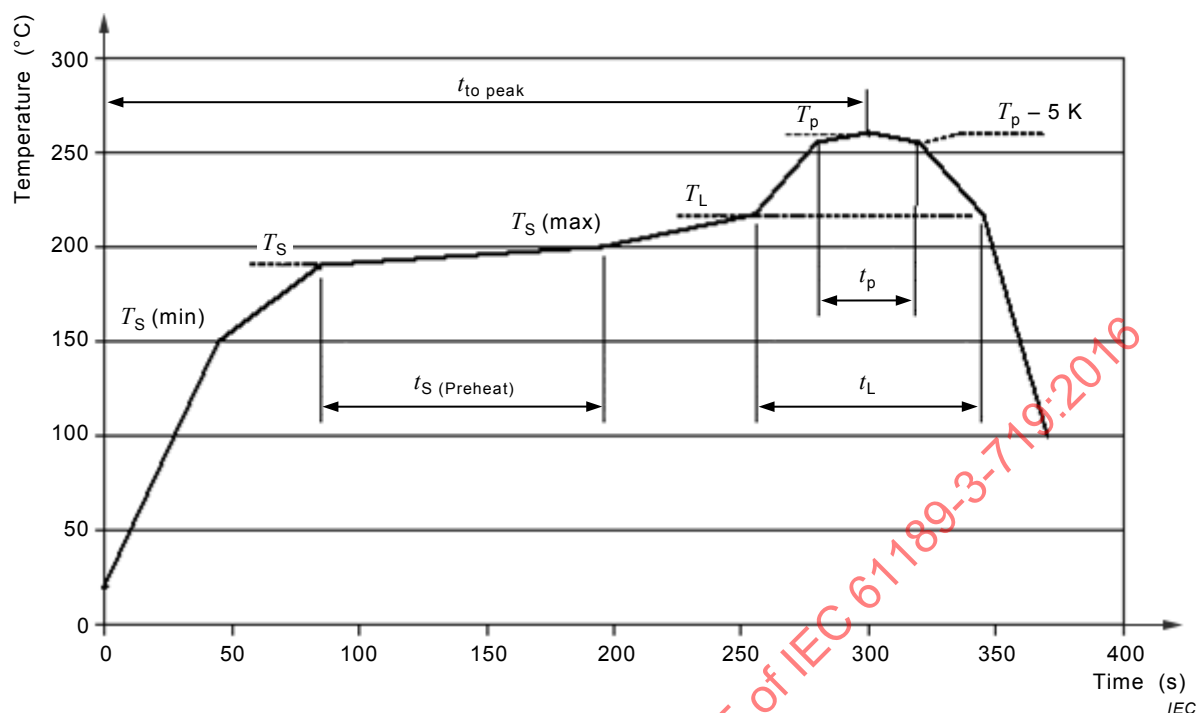


Figure 3 – Reflow temperature profile for PCB preconditioning

Table 1 – Details of the reflow temperature profile for PCB preconditioning

| Preheat                                                           |                                      |
|-------------------------------------------------------------------|--------------------------------------|
| Ramp up rate 30 °C to 150 °C                                      | min. 3 K/s (average value over 10 s) |
| Soak temperature (min): $T_S(\text{min})$                         | 150 °C                               |
| Soak temperature: $T_S$                                           | 190 °C                               |
| Soak temperature (max): $T_S(\text{max})$                         | 200 °C                               |
| Soak time ( $T_S$ to $T_S(\text{max})$ ): $t_{S(\text{Preheat})}$ | min. 110 s                           |
| Time between $T_S(\text{max})$ and $T_L$                          | min. 85 s                            |
| Peak                                                              |                                      |
| Ramp up rate from 200 °C to $T_p$                                 | min. 3 K/s (average value over 10 s) |
| Liquidus temperature: $T_L$                                       | 217 °C                               |
| Time above liquidus temperature: $t_L$                            | min. 90 s                            |
| Peak temperature: $T_p$                                           | ≥260 °C                              |
| Time within 5 °C of actual peak temperature: $T_p - 5 \text{ K}$  | min. 40 s                            |
| Cooling                                                           |                                      |
| Ramp down rate from peak temperature                              | min. –6 K/s                          |
| General                                                           |                                      |
| Time to peak: $t_{\text{to peak}}$                                | min. 300 s                           |

## 6.2 Temperature cycling test

The printed boards shall be arranged in the temperature cycling chamber parallel to the airflow. The low temperature,  $T_A$ , and the high temperature,  $T_B$ , the duration of exposure  $t_1$  as well as the rate of temperature change (in case of test Nb) for the temperature cycling, according to IEC 60068-2-14, tests Na or Nb, shall be given in the detail specification.

The measurement of the PTH resistances shall not take place before the working volume of the chamber and the entire PCB have reached the upper temperature in each individual temperature cycle.

Temperature variations between different measurement cycles as well as resistance changes of the conductors by ageing during the test shall be compensated by measuring of a copper reference structure on the same printed board. The temperature compensation is based on the following formulae:

Hot resistance change  $\Delta R_z$  of PTH without compensation:

$$\Delta R_z = \frac{R_{wz} - R_{w0}}{R_{w0}} \times 100\% \quad (1)$$

Hot resistance change  $\Delta R_{REFz}$  of reference structure:

$$\Delta R_{REFz} = \frac{R_{REFz} - R_{REF0}}{R_{REF0}} \times 100\% \quad (2)$$

Hot resistance change  $\Delta R_{COMPz}$  of PTH including temperature compensation:

$$\Delta R_{COMPz} = \Delta R_z - \Delta R_{REFz} \quad (3)$$

where

$R_{wz}$  is the hot resistance of PTH at cycle  $z$  in  $m\Omega$ ,

$R_{w0}$  is the hot resistance of PTH at cycle 0. It is determined by the average value of the first three hot resistance values during the first three temperature cycles in  $m\Omega$ ,

$R_{REFz}$  is the hot resistance of reference structure at cycle  $z$  in  $m\Omega$ ,

$R_{REF0}$  is the hot resistance of reference structure at cycle 0. It is determined by the average value of the first three hot resistance values during the first three temperature cycles in  $m\Omega$ .

If the compensated hot resistance change  $\Delta R_{COMPz}$  of a PTH exceeds a threshold value given in the detail specification (e.g. 5 %), the PTH has reached its end of life (EOL) due to thermo-mechanical fatigue at temperature cycle  $z$  (EOL study). In view of the statistical relevance of the result, at least 25 PTHs shall be measured individually and independently. In addition, the individual numbers of temperature cycles after which PTHs reached their EOL can be also analysed further to arrive at a Weibull distribution.

As an alternative, a pass/fail (qualification) test with a predefined number of test cycles can be conducted. The test is passed if all PTHs did not reach their EOL at a predefined number of temperature cycles as given in the detail specification.

## 7 Report

The report shall include:

- test method number and revision;
- any deviation from this test method;
- identification and description of specimen(s);
- PTH size, test current used in the test and threshold value for the compensated hot resistance change of a PTH for the EOL condition;

- e) the low temperature,  $T_A$ , and the high temperature,  $T_B$ , the duration of exposure,  $t_1$ , as well as the rate of temperature change (in case of test Nb) for the temperature cycling according to IEC 60068-2-14, tests Na or Nb;
- f) the number of cycles  $z$  until the EOL condition is reached for each PTH (EOL study) or number of cycles required to pass a test (pass/fail study) and the corresponding test result;
- g) the date of test;
- h) the name of the person who conducted the test.

## 8 Additional information

### Example of test conditions for 0,25 mm diameter plated-through holes

PTH copper thickness: 25  $\mu\text{m}$ .

Permissible temperature increase for conductor on inner layer: 20 K.

Test current: 1,1 A direct current (according to IPC-2221A:2003, Figure 6-4C).

Test duration: 1 s  $\pm$  0,05 s

IECNORM.COM : Click to view the full PDF of IEC 61189-3-719:2016

## Bibliography

IPC 2221A:2003, *Generic Standard on Printed Board Design*

---

IECNORM.COM : Click to view the full PDF of IEC 61189-3-719:2016

## SOMMAIRE

|                                                                                                                                  |    |
|----------------------------------------------------------------------------------------------------------------------------------|----|
| AVANT-PROPOS .....                                                                                                               | 13 |
| 1 Domaine d'application .....                                                                                                    | 15 |
| 2 Références normatives .....                                                                                                    | 15 |
| 3 Termes et définitions .....                                                                                                    | 15 |
| 4 Spécimens d'essai .....                                                                                                        | 15 |
| 5 Appareillage d'essai .....                                                                                                     | 16 |
| 5.1 Équipement de refusion .....                                                                                                 | 16 |
| 5.2 Chambre de cycles de température.....                                                                                        | 16 |
| 5.3 Enregistrement de la résistance électrique.....                                                                              | 17 |
| 6 Mode opératoire .....                                                                                                          | 18 |
| 6.1 Préconditionnement .....                                                                                                     | 18 |
| 6.2 Essai de cycles de températures.....                                                                                         | 19 |
| 7 Rapport .....                                                                                                                  | 20 |
| 8 Informations supplémentaires .....                                                                                             | 21 |
| Bibliographie.....                                                                                                               | 22 |
| Figure 1 – Photographie d'exemple de section d'éprouvette pour une carte de circuits imprimés à six couches.....                 | 16 |
| Figure 2 – Principe de mesure de résistance en ligne avec des courants élevés.....                                               | 17 |
| Figure 3 – Profil de température de refusion pour le preconditionnement de la carte de circuits imprimés.....                    | 18 |
| Tableau 1 – Détails du profil de température de refusion concernant le preconditionnement de la carte de circuits imprimés ..... | 19 |

## COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

**MÉTHODES D'ESSAI POUR LES MATÉRIAUX ÉLECTRIQUES,  
LES CARTES IMPRIMÉES ET AUTRES STRUCTURES  
D'INTERCONNEXION ET ENSEMBLES –****Partie 3-719: Méthodes d'essai pour les structures d'interconnexion  
(cartes imprimées) – Contrôles de la variation de résistance des trous  
métallisés uniques (PTH) au cours des cycles de températures**

## AVANT-PROPOS

- 1) La Commission Electrotechnique Internationale (IEC) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de l'IEC). L'IEC a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. A cet effet, l'IEC – entre autres activités – publie des Normes internationales, des Spécifications techniques, des Rapports techniques, des Spécifications accessibles au public (PAS) et des Guides (ci-après dénommés "Publication(s) de l'IEC"). Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec l'IEC, participent également aux travaux. L'IEC collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
- 2) Les décisions ou accords officiels de l'IEC concernant les questions techniques représentent, dans la mesure du possible, un accord international sur les sujets étudiés, étant donné que les Comités nationaux de l'IEC intéressés sont représentés dans chaque comité d'études.
- 3) Les Publications de l'IEC se présentent sous la forme de recommandations internationales et sont agréées comme telles par les Comités nationaux de l'IEC. Tous les efforts raisonnables sont entrepris afin que l'IEC s'assure de l'exactitude du contenu technique de ses publications; l'IEC ne peut pas être tenue responsable de l'éventuelle mauvaise utilisation ou interprétation qui en est faite par un quelconque utilisateur final.
- 4) Dans le but d'encourager l'uniformité internationale, les Comités nationaux de l'IEC s'engagent, dans toute la mesure possible, à appliquer de façon transparente les Publications de l'IEC dans leurs publications nationales et régionales. Toutes divergences entre toutes Publications de l'IEC et toutes publications nationales ou régionales correspondantes doivent être indiquées en termes clairs dans ces dernières.
- 5) L'IEC elle-même ne fournit aucune attestation de conformité. Des organismes de certification indépendants fournissent des services d'évaluation de conformité et, dans certains secteurs, accèdent aux marques de conformité de l'IEC. L'IEC n'est responsable d'aucun des services effectués par les organismes de certification indépendants.
- 6) Tous les utilisateurs doivent s'assurer qu'ils sont en possession de la dernière édition de cette publication.
- 7) Aucune responsabilité ne doit être imputée à l'IEC, à ses administrateurs, employés, auxiliaires ou mandataires, y compris ses experts particuliers et les membres de ses comités d'études et des Comités nationaux de l'IEC, pour tout préjudice causé en cas de dommages corporels et matériels, ou de tout autre dommage de quelque nature que ce soit, directe ou indirecte, ou pour supporter les coûts (y compris les frais de justice) et les dépenses découlant de la publication ou de l'utilisation de cette Publication de l'IEC ou de toute autre Publication de l'IEC, ou au crédit qui lui est accordé.
- 8) L'attention est attirée sur les références normatives citées dans cette publication. L'utilisation de publications référencées est obligatoire pour une application correcte de la présente publication.
- 9) L'attention est attirée sur le fait que certains des éléments de la présente Publication de l'IEC peuvent faire l'objet de droits de brevet. L'IEC ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de brevets et de ne pas avoir signalé leur existence.

La Norme internationale IEC 61189-3-719 a été établie par le comité d'études 91 de l'IEC: Techniques d'assemblage des composants électroniques.

Le texte de cette norme est issu des documents suivants:

| FDIS         | Rapport de vote |
|--------------|-----------------|
| 91/1303/FDIS | 91/1327/RVD     |

Le rapport de vote indiqué dans le tableau ci-dessus donne toute information sur le vote ayant abouti à l'approbation de cette norme.

Cette publication a été rédigée selon les Directives ISO/IEC, Partie 2.

Une liste de toutes les parties de la série IEC 61189, publiées sous le titre général *Méthodes d'essai pour les matériaux électriques, les cartes imprimées et autres structures d'interconnexion et ensembles*, peut être consultée sur le site web de l'IEC.

Le comité a décidé que le contenu de cette publication ne sera pas modifié avant la date de stabilité indiquée sur le site web de l'IEC sous "<http://webstore.iec.ch>" dans les données relatives à la publication recherchée. A cette date, la publication sera

- reconduite,
- supprimée,
- remplacée par une édition révisée, ou
- amendée.

IECNORM.COM : Click to view the full PDF of IEC 61189-3-719:2016

# MÉTHODES D'ESSAI POUR LES MATÉRIAUX ÉLECTRIQUES, LES CARTES IMPRIMÉES ET AUTRES STRUCTURES D'INTERCONNEXION ET ENSEMBLES –

## Partie 3-719: Méthodes d'essai pour les structures d'interconnexion (cartes imprimées) – Contrôles de la variation de résistance des trous métallisés uniques (PTH) au cours des cycles de températures

### 1 Domaine d'application

La présente partie de l'IEC 61189 spécifie une méthode d'essai pour contrôler la résistance des trous métallisés uniques (PTH) dans les cartes de circuits imprimés (PCB), afin de déterminer la durabilité des PTH sous contrainte thermomécanique induite par les cycles de températures.

### 2 Références normatives

Les documents suivants sont cités en référence de manière normative, en intégralité ou en partie, dans le présent document et sont indispensables pour son application. Pour les références datées, seule l'édition citée s'applique. Pour les références non datées, la dernière édition du document de référence s'applique (y compris les éventuels amendements).

IEC 60068-2-14, *Essais d'environnement – Partie 2-14: Essais – Essai N: Variation de température*

IEC 60068-2-58:2015, *Essais d'environnement – Partie 2-58: Essais – Essai Td: Méthodes d'essai de la soudabilité, résistance de la métallisation à la dissolution et résistance à la chaleur de brasage des composants pour montage en surface (CMS)*

IEC 60194, *Conception, fabrication et assemblage des cartes imprimées – Termes et définitions*

IPC-2221, *Generic Standard on Printed Board Design (disponible en anglais seulement)*

### 3 Termes et définitions

Pour les besoins du présent document, les termes et définitions de l'IEC 60194 appliquent, sauf spécification contraire.

### 4 Spécimens d'essai

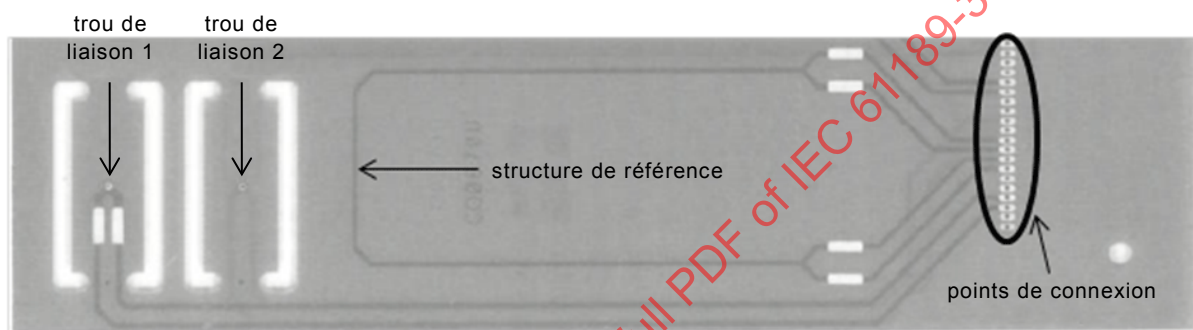
Les panneaux d'essai sont des éprouvettes de PCB à  $N$  couches (voir en Figure 1 l'exemple de section d'une éprouvette pour une PCB à six couches)

S'il n'est pas décrit dans la spécification correspondante, une éprouvette doit comporter:

- quatre trous traversants uniques se connectant de la première couche (supérieure, extérieure) à la  $N^{\text{e}}$  couche (inférieure, extérieure) (trou de liaison L1 – trou de liaison LN) avec l'étiquetage correspondant.

- quatre trous traversants uniques se connectant de la seconde à la troisième couche (trou de liaison L2 – trou de liaison L3) ou des couches (N2) à (N1) avec l'étiquetage correspondant.
- une impression conductrice de référence sur une couche extérieure en vue de compenser les éventuelles fluctuations de température sur différents cycles de températures et les variations de résistance des conducteurs par vieillissement pendant l'essai. La longueur de l'impression conductrice de la structure de référence n'entre pas en ligne de compte, mais il est recommandé d'utiliser une longueur similaire à celle des impressions conductrices connectant les trous de liaison aux points de connexion (voir la Figure 1) et d'étendre l'impression conductrice de la structure de référence sur l'éprouvette, en vue de s'assurer que la structure de référence est représentative de l'éprouvette en question (voir l'exemple de la Figure 1).

Toutes les structures doivent comporter des connexions permettant des mesures de résistance à quatre fils. La section des impressions conductrices doit être égale à au moins deux fois la section des PTH afin de restreindre l'autoéchauffement.



IEC

#### Légende

De gauche à droite: le premier trou de liaison (trou de liaison 1) présentant une connexion de la couche supérieure à la couche inférieure (trou de liaison L1 – trou de liaison L6); le second trou de liaison (trou de liaison 2) présentant une connexion entre les couches intérieures (ici: trou de liaison L2 – trou de liaison L3); milieu: structure de référence; droite: points de connexion pour fils connectant l'éprouvette au matériel de mesure.

**Figure 1 – Photographie d'exemple de section d'éprouvette pour une carte de circuits imprimés à six couches**

## 5 Appareillage d'essai

### 5.1 Équipement de refusion

Dans la mesure où les conditions d'essai sont remplies, tout équipement de refusion peut être utilisé. Les deux méthodes suivantes sont privilégiées:

- a) convection forcée de gaz;
- b) phase vapeur.

NOTE 1 La convection forcée de gaz est privilégiée; y compris l'assistance infrarouge.

NOTE 2 Dans le cas de brasage en phase vapeur, un liquide spécifique de création de vapeur est utilisé pour chaque température d'essai.

### 5.2 Chambre de cycles de température

La méthode d'essai utilise deux chambres séparées ou une seule chambre permettant des variations cycliques de température conformément à l'IEC 60068-2-14, essais Na ou Nb.

### 5.3 Enregistrement de la résistance électrique

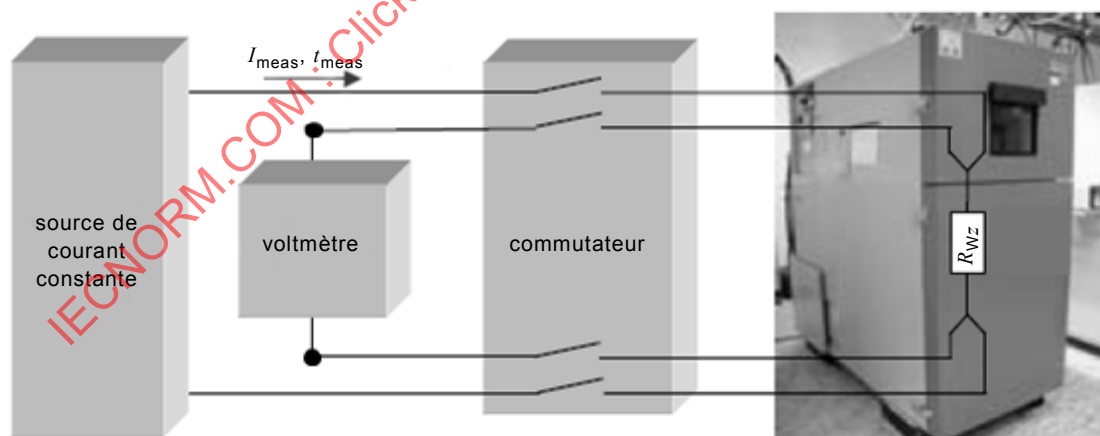
La représentation schématique du montage d'essai est illustrée à la Figure 2. Elle est composée d'une source de courant continu constante et d'un voltmètre. Un commutateur peut être utilisé pour mesurer par la suite la chute de tension pour différents PTH et les impressions conductrices de référence avec la même source de courant constant et le même voltmètre. La mesure de la tension à courant constant doit être réalisée une fois que les panneaux ont atteint la température cyclique supérieure dans un cycle de températures au moyen d'une mesure à quatre fils et la résistance doit être calculée en divisant la chute de tension mesurée par le courant constant connu.

Le courant d'essai  $I_{\text{meas}}$  à utiliser doit être calculé comme suit: la section du Cu d'un PTH doit être déterminée. À cette section, les critères du courant admissible maximums pour les impressions conductrices de Cu sur les couches intérieures pendant l'augmentation maximale de température autour d'un conducteur figurant dans la spécification particulière doivent être appliqués conformément à l'IPC-2221, en vue de déterminer le courant d'essai. En variante, le courant d'essai peut figurer dans la spécification particulière. Un exemple d'appareillage d'essai est fourni à l'Article 8.

Pour éviter toutes variations de résistance induites par différents degrés d'autoéchauffement des PTH du fait de variations de la durée de l'impulsion de courant d'essai  $t_{\text{meas}}$ , le courant doit être appliqué suffisamment longtemps pour établir un équilibre thermique ou il convient de toujours l'appliquer pendant la même période de temps avec une précision meilleure que 5 %. Si la spécification particulière correspondante ne la mentionne pas, c'est une durée d'impulsion de courant d'essai d'1 s qui doit être appliquée.

NOTE L'utilisation d'un courant d'essai pertinent pour l'application (tel qu'obtenu par l'adoption du critère de courant admissible maximal pour la détermination du courant d'essai) à la température supérieure du cycle de température garantit que l'autoéchauffement du PTH, contribuant à la fatigue thermique, est pris en compte pendant l'essai.

Selon une analyse du système de mesure, le montage doit comporter une capacité du système de mesure d'une résolution de  $\pm 5 \mu\Omega$ .



IEC

**Figure 2 – Principe de mesure de résistance en ligne avec des courants élevés**

## 6 Mode opératoire

### 6.1 Préconditionnement

Si ceci n'est pas détaillé dans la spécification correspondante et si les cartes de circuits imprimés sont destinées à être utilisées dans le brasage sans plomb, les cartes de circuits imprimés doivent être preconditionnées en les soumettant à trois cycles de refusion, selon le profil indiqué en Figure 3 et précisé dans le Tableau 1 (la limite supérieure minimale étant stipulée dans l'IEC 60068-2-58:2015, Tableau 7). D'autres cas de preconditionnement doivent figurer dans la spécification applicable. La température doit être mesurée sur la surface de la carte de circuits imprimés. Ce preconditionnement est destiné à représenter l'impact de la chaleur sur une carte de circuits imprimés pendant la refusion et éventuellement les processus de brasage sélectifs ultérieurs.

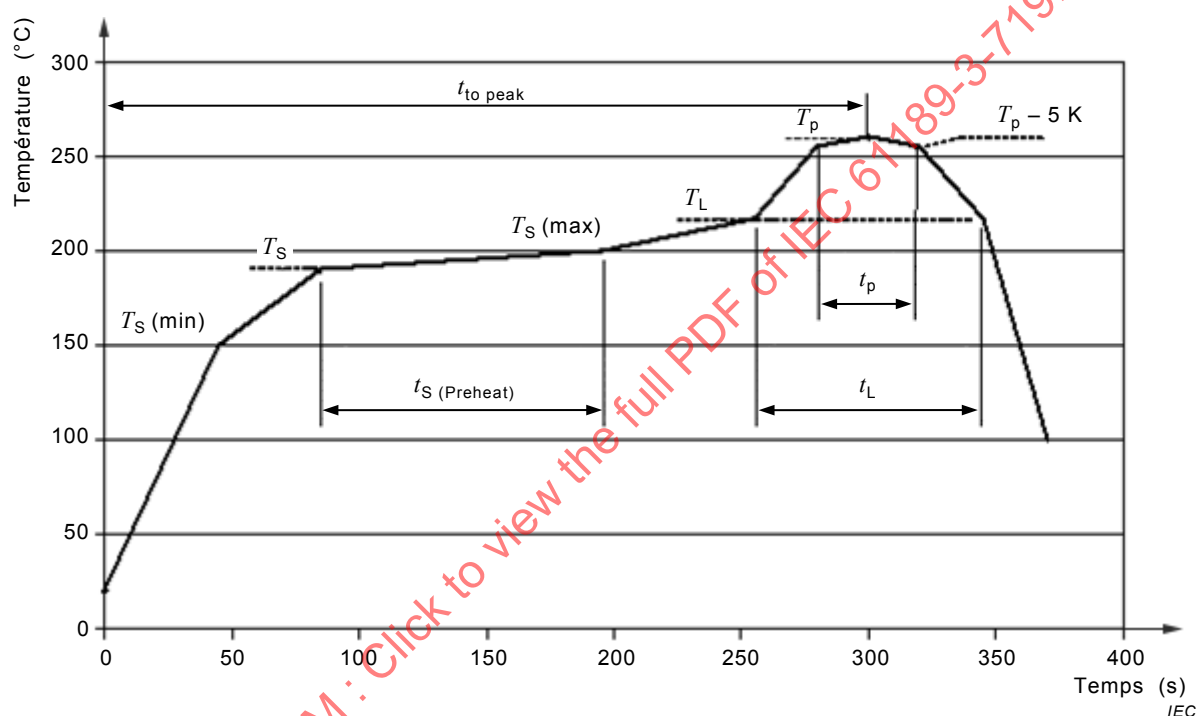


Figure 3 – Profil de température de refusion pour le preconditionnement de la carte de circuits imprimés